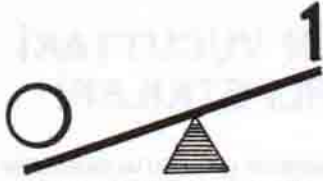


ELEKTRONİK ÇAĞI

Ethem KILKIŞ

FLIP-FLOP DEVRELERİ-2 (TAHTERAVALLI)



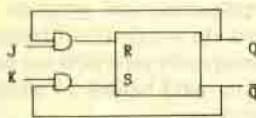
Ekim / 1988 sayısında sizlere FF devrelerinden temel FF olan RS FF ve Tetiklemeli RS FF'den bahsetmiştim. O sayıda bir düzeltme ve eklemeyi derginiz üzerinde yapmanızı isteyeceğim.

(Ekim 1988 sayfa 53'te şekil-3 Tetiklemeli RS FF'dir ve altındaki şekil-4 ise Geliştirilmiş RS FF'dir).

Sayın okuyucu Aralık / 1987 sayısında iç devresini verdiğim 555 entegresinin kalbi olan RS FF devresinin çalışması sizi yakından ilgilendirmiştir. Çok kullanılan, pek çok işe yarayan 555 entegresinin dijital bir osilatörü olan bu RS FF'nin çalışmasını öğrenmeniz, ileride dijital elektroniğin daha iyi anlaşılmasına yardım edecektir.

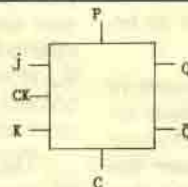
GELİŞTİRİLMİŞ TETİKLEMELİ RS FF

Bu tip RS FF devresinde R ve S girişleri değiştirildiğinde, sıfır olan +5 volta yükseltince, çıkış kö-



a) RS-FF'den Yapılan JK-FF Devresi

Şekil 2

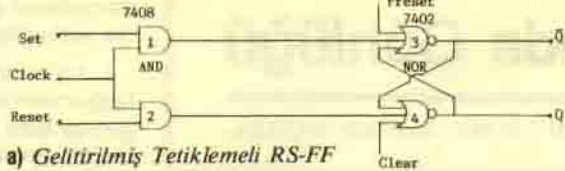


b) JK-FF Sembolü

J	K	CK	Q	Q̄
0	0	1	Değişme yok	
1	0	1	1	0
0	1	1	0	1
1	1	1	1	0

Bir öncekinin tersi olur.

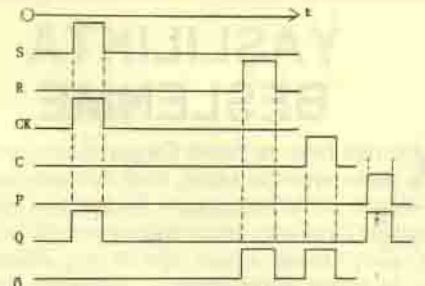
c) JK-FF Doğruluk Tablosu



a) Geliştirilmiş Tetiklemeli RS-FF

b) Tetiklemeli RS-FF Sembolü

Şekil 1



c) Tetiklemeli RS-FF Zaman Grafiği

numu değişmeyecektir. Ancak aynı anda clock girişine bir high impuls verilmişse, yani clock ON ise 1 ve 2 nolu kapılardan biri etkin olup, 3 ve 4 nolu kilitleme (LATCH) kapılarından biri çıkış verebilecektir. Set ile CK aynı anda gelmişse, Reset ile CK aynı anda gelmişse, not, Q çıkış verir. Q = 0 volt veya Low durumundadır.

Bu 3 ve 4 nolu NOR kapıları bir bilgi kitlemesi yapmaktadır. Clear girişi bu LATCH'ları siler, PRESET ise vazifeye hazırlar. 3 ve 4 nolu LATCH hatırlamak kabiliyetinde olan bir bitlik bellektir (Bk. Şekil 1).

JK FF DEVRESİ

RS FF'yi incelersek, NAND RS FF'de girişler 0, 0 ise Q ve Not Q çıkışları yasaklı (belirsiz) durumdadır. NOR RS FF'de ise, R ve S 1, 1 iken çıkış yasaklı (belirsiz) dir (Bk. Ekim / 1988 s. 53 Şekil 1 ve 2).

Bu belirsizliği önlemek için bazı ilavelerle JK FF geliştirilmiştir. Doğruluk tablosundan göreceğiniz gibi, bu JK FF'de her iki giriş 1, 1

verilince çıkış belirsiz olmayıp, bir önceki konumun tersi olacaktır (Bk. Şekil 2).

MASTER SLAVE JK FF AĞA KÖLE FF

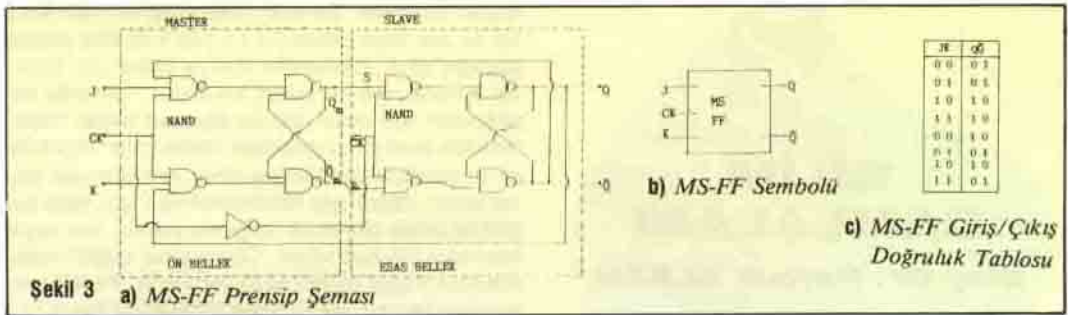
Bu tahteravallı devresi iki bölümden oluşur; ön bellek (master), esas bellek (slave).

Bu FF'nin en önemli özelliği master belleğe verilen clock puls'ünün invert edilerek (ters çevrilerek) slave belleğe verilmiş olmasıdır. CK girişi sıfıra dönünce (OFF olunca), slave bellek girişine ON olarak etki eder.

Görülebileceği üzere bilgi ön bellekten arka belleğe aktarılınca, aynı anda ön bellek sonra gelen bir başka bilgiyi saklama imkânına kavuşmaktadır (Bk. Şekil 3).

D TİPİ FF (DELAYED FF) GECİKMELİ FF

Shift Register (kayıdırıcı bellek) devrelerinde kullanılan bu FF tipinde bir bit zamanlık gecikme temi-



Şekil 3 a) MS-FF Prensiy Şeması

ni, bilgi kitlenmesi temini için yapılmış bir RS FF'dir (Bk. Şekil 4).

T TİPİ FF (TOGGLE FF) ANAHTAR FF DEVRESİ

Clock ve T girişleri olan bu FF devresine T girişi CK'dan önce yüksek ise (High), Q çıkışı tetikleme (CK) ile değişebilir; fakat T girişi CK'dan önce 0 ise Q çıkışı tetikleme ile değişemez. Bu devre counter (sayıcı) devrelerde kullanılır (Bk. Şekil 5).

LOJİK DEVRELER İÇİN BİR AÇIKLAMA

Sayın okuyucular, FF devrelerini anlatırken kullandığım iki işaretin özelliklerini size açıklamak gerekir.

FF çıkışında kullanılan Q harfi gelişigüzel seçilmiş bir harftir. Doğruluk tablosunda (truth table) giriş-

lere verilmesi beklenen sinyal cinsi, verildiğinde çıkıştan alınması beklenen sinyal cinsini göstermektedir. (Not Q) diye tanımladığım çıkış ise, aslında üstünde çizgi olan bir Q harfidir. Yine doğruluk tablosunda göreceğiniz üzere, girişlere beklenen sinyal verildiği zaman, çıkıştan beklenen sinyalin alınmayacağı açıktır. Fakat hiçbir şey değil, değişik bir sinyal çıkışı alınır; bu da pozitif yönlü olmasına rağmen, NOT Q diye isim verdiğimiz bir çıktıdır.

Kısaca bir FF devresinden ya Q çıkar ya da not Q çıkar. Her ikisi beraber çıkamaz; hiçbirinin çıkmadığı durumlar da olabilir. böyle durumlara yasaklı veya belirsiz durum adı verilir (Tahteravallıdan hatırlarsınız, kalasın bir ucu yerde iken diğeri yukarıdadır; denge durumu tatsız ve faydasız bir durumdur).

(Dijital elektronik mantık devre-

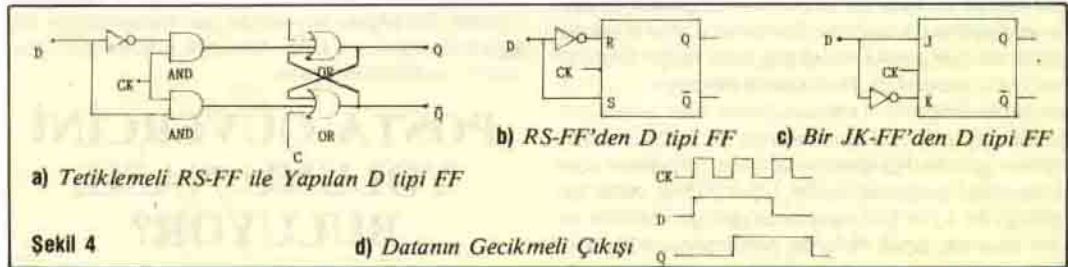
leri için Temmuz 1987, Ocak, Şubat, Temmuz 1988 sayılarını lütfen inceleyiniz).

Size ileride karşılaşacağınız bir çıkış cinsini de yeri gelmişkin açıklamak isterim:

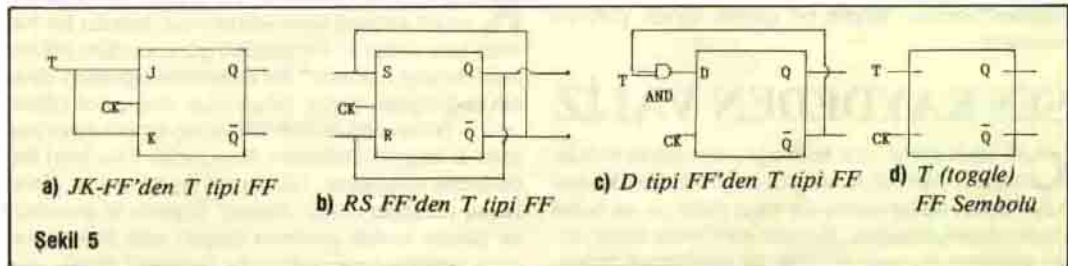
Q ve not Q olduğu gibi not not Q da olabilir. Aritmetikteki $-(-5)$ değerinin, parantezden kurtulduğu zaman $+5$ oluşu gibi, not not Q = Q diyebiliriz.

Dijital elektronik devrelerinde giriş ve çıkış seviyeleri kabaca bir ifade ile sıfır veya 5 volt diye iki çeşit kabul edilir; bunun ifadesi VAR/LOW, ON/OFF, BIT/NOBIT, HIGH/LOW (YÜKSEK/ALÇAK) gibi zıt kelimelerle izah edilir, hatırlatırım.

Lojik devrelerde giriş ve çıkış seviyeleri, kullanılan entegre cinsine göre değişir (Bk. Şubat 1988 TTL VE CMOS entegreler).



Şekil 4



Şekil 5