

Bukalemun Yongalar

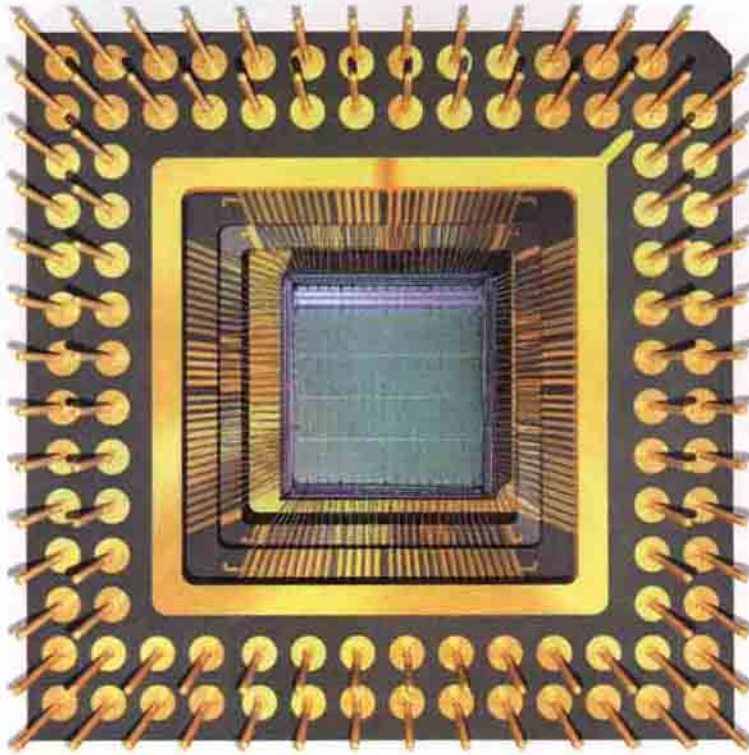
Çalışırken devrelerinde değişiklik yapabilen bilgisayarlar tasarımı yeni bir dönem açıyorlar. Verileri hızlı bir şekilde süzebildiklerinden örüntü tanıma, görüntü işleme ve şifrelemede çok üstünler.

Bilgisayar tasarımcıları hız ve genellik arasındaki dengeyi sağlamak için sürekli bir çaba içindeler. Birçok işlevi gerçekleştirebilen, fakat görece yavaş çalışan çok amaçlı yongalar yapabildikleri gibi, yalnızca sınırlı bir grup işlevi çok daha hızlı gerçekleştiren özel-uygulama yongaları da yapabiliyorlar. Mikro-işlemciler (PC'lerde yaygın olarak kullanılan Intel Pentium veya Motorola Power PC yongaları gibi) genel amaçlıdır: İkili sayma düzeninde kodlanan programlama komutları ile kullanıcıların her türlü mantık ve matematik işlemlerini gerçekleştirirler. Örneğin Intel Pentium hiçte özel olarak Microsoft Word'ü ya da DOOM adlı oyunu çalıştırmak için tasarlanmış değildir. Her ikisini de çalıştırabilir. Bu durumun tersine, uygulamaya özel entegre devreler (application-specific integrated circuits -ASIC) olarak bilinen ısmarlama devreler ise, yalnızca özel bir amaç için gereken işlevselliği sağlar. Her bir ASIC'i, belirlenmiş bir iş için özenle ayarlayan bilgisayar tasarımcısı, programlanabilir bir işlemciden daha az güç harcayan, daha küçük, daha ucuz ve daha

hızlı bir yonga üretebilir. Örneğin bir PC için ısmarlama olarak üretilen bir grafik yongası, genel amaçlı bir merkezi işlemcinin yapabileceğinin 10 ya da 100 misli daha çabuk olarak ekrana çizgiler çizip resimleri boyayabilir. İyi tasarlanmış bir ASIC, tasarlanmış olduğu özel problemi çözer ama aynı problemin biraz değiştirilmiş şeklini çözemeyebilir. Entegre devrelerdeki yeni bir gelişme, üçüncü bir yol daha sunuyor: alan programlamalı kapı dizileri, FPGA'lar (field-programmable gate arrays). Hızlı, bü-

yük ve kullanım sırasında düzenlenebilir iyi ayarlanmış devreler.

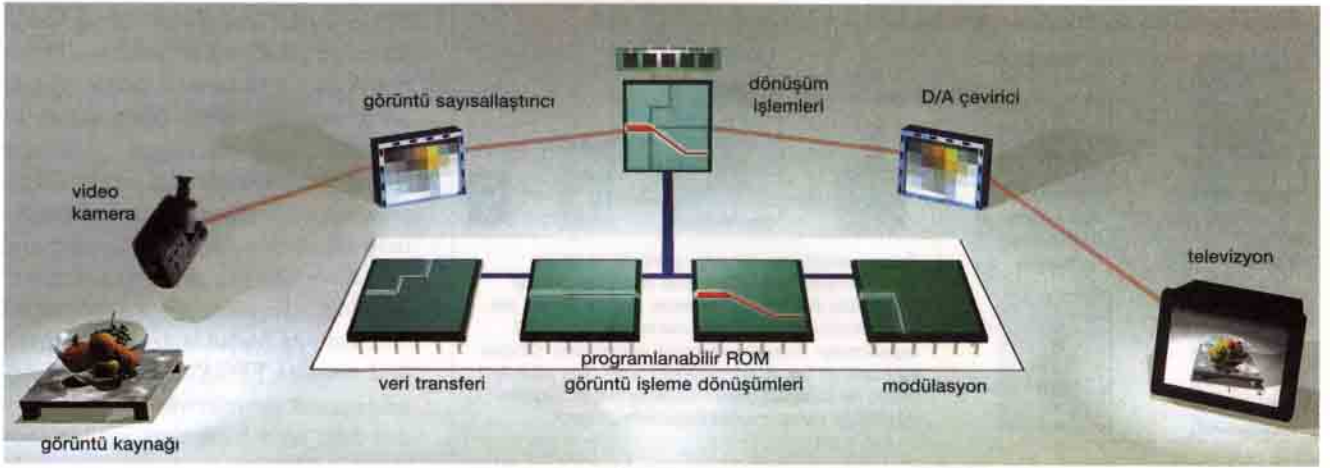
FPGA'lar, mantık kapılarının işlevlerini gerçekleştiren düzenlenebilir mantık blokları içerirler. Mantık kapıları birçok girişi ve tek çıkışı olan anahtarlar gibidir. Sayısal devrelerdeki AND, NAND, OR, NOR ve XOR gibi temel ikili sayma düzeni işlemlerinin gerçekleştirilmesinde kullanılırlar. Günümüz donanımlarının büyük bir çoğunluğunda kapıların mantık işlevleri sabittir ve



değiştirilemez. FPGA'larda ise yongaya sinyaller gönderilerek hem mantık bloklarında gerçekleştirilen mantık işlevleri hem de bloklar arası bağlantılar değiştirilebiliyor. Bu bloklar yapısal olarak ASIC'lerde kullanılan bazı kapı dizilerinin aynısıdır. Ancak, standart kapı dizileri, yonganın üretimi esnasında düzenlenirken, FPGA'lardaki düzenlenebilir mantık blokları, üretimden çıktıktan sonra da sürekli olarak yeniden programlanabilir ve bağlantıları değiştirilebilir.

Düzenlenebilir hesaplamının kapısını aralayan gelişme, çok hızlı düzenlenebilen yeni FPGA'ların tasarlanmasıdır. İlk FPGA'larda bağlantıların değiştirilmesi birkaç saniye veya biraz daha fazla sürüyordu; alternatif devre tasarımlarını test etmek isteyen mühendisler veya ara sıra yenilenmesi gereken cihazlar satan şirketler için bu çok uygun bir süre. Yeni FPGA'lar bir milisaniyede düzenlenebiliyor. İki yıl içinde de düzenleme süreleri 100 mikrosaniye olan araçların ortaya çıkması bekleniyor. Sonuç olarak, değişen işlem ortamı veya giriş verilerini izleyen bilgisayarlar, donanımlarını sürekli olarak bu değişimlere uyumlu hale getirebilecekler. FPGA tasarımının çeşitlenmesi var; ama temel yapı, çok sayıda düzenlenebilir mantık bloklarını ve o blokları tasarımcının seçeceği düzende bağlantılayan programlanabilir bağlantı hatlarını içeriyor. Hesaplama cihazları, düzenlenebilir elemanlarını değişik şekillerde kullanabiliyor. En zahmetsiz teknik, bir programdan çıkıp bir diğerini çalıştırmanın donanımdaki karşılığı olan, işlevlerin komutla de-

ğiştirilmesi. Bu tür bir uygulama için birkaç saniye süren yavaş bir düzenleme uygun kabul edilebiliyor. Daha hızlı programlamalar için dinamik tasarım değiş-tokuşu kullanılıyor. Tek bir FPGA bir dizi görevi çok hızlı yerine getirmek amacıyla her görev için kendini yeniden düzenler. Bu tür tasarımlar yongayı zaman-paylaşımlı olarak çalıştırırlar ve ard arda gelen düzenlemeler arasındaki geçiş öyle hızlı olur ki FPGA tüm işlevleri aynı anda yapıyormuş gibi görünür.



Video İletişim Sistemi Prototipi

Bu yaklaşım kullanılarak her karede kendini dört kez düzenleyen tek yongalı bir video iletim sistemi üretildi. Bu durumda sabit bir ASIC için gereken donanımın dörtte biri yeterli oluyor. FPGA, gelen video sinyalini önce bellekte saklıyor, sonra iki farklı görüntü işleme dönüşümü uyguluyor ve sonunda kendini bir modeme dönüştürüp sinyali gönderiyor.

Üzerinde en çok çalışılan ve potansiyel olarak en güçlü düzenlenebilir hesaplama şekli, bir görevi yerine getirirken donanımın kendi kendini yeniden düzenlemesi ve daha iyi performans için programlamasını geliştirmesi konusu. Bir görüntü tanıma yongası, bakmakta olduğu nesneye göre kendini ayarlayabilmelidir. Eğer devreler esas olarak yüksek hızdaki uçakları izlemek için veya sadece çok daha yavaş olan insan hareketlerini izlemek için düzenlenmişse ve o anda görüntüde bir araba ya da kamyon bulunuyorsa, devreler kendilerini kara taşıtlarını izlemek için yeniden düzenleyebilmelidir. Donanımın başlangıçta belirlendiği bazı uygulamalar için, geleneksel bilgisayar tasarımından böyle kökten bir uzaklaşma hem genel-

amaçlı mikroişlemcilerin hem de ismarlama yongaların yapacağından çok daha hızlı ve çok yönlü makinalar üretebilir.

Donanım Tasarrufu

Düzenlenebilir hesaplamının en çok umut vaat eden uygulamalarından biri de örüntü eşleştirme (pattern matching). Elyazısı tanıma, yüz tanıma, veritabanı düzeltme ve otomatik hedef tanıma, örüntü eşleştirmenin kullanıldığı alanlar. Örüntü eşleştirmenin temel işlevlerinden biri de girdi olarak verilen bir dizi biti (bir görüntüyü, bir karakter dizisini veya başka verileri tanımlayan) tanınacak olası örüntülere karşılık gelen birtakım kalıplarla karşılaştırmak. Girdi olarak verilen bitlerden kalıptaki bitlerle eşleşenlerin sayısı bir eşik değerini aştığında sistem tanıdığını bildirir.

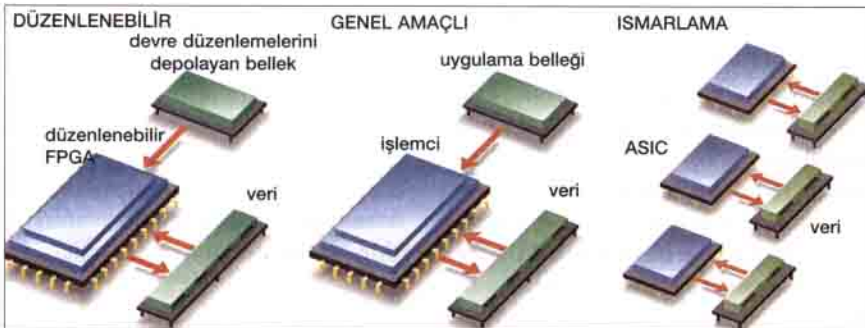
Hedef tanımda ise -ilk çalışmalarından bazılarını harekete geçiren askeri bir uygulama- üzerinde esas çalışılan, gelen görüntü ile binlerce kalıbın hızlı bir şekilde karşılaştırılması. Bu kalıplardan biri, örneğin özel bir taşıt tipinin önünden ya da yandan görüntüsü olabilir. Her bir görüntü binlerce piksel (görüntü elemanı) içerir ve hedef de bir görüntü içinde herhangi bir konumda ortaya çıkabilir. Askeri uygulamalarda, hedefin yeterince hızlı tanınabilmesi için siste-

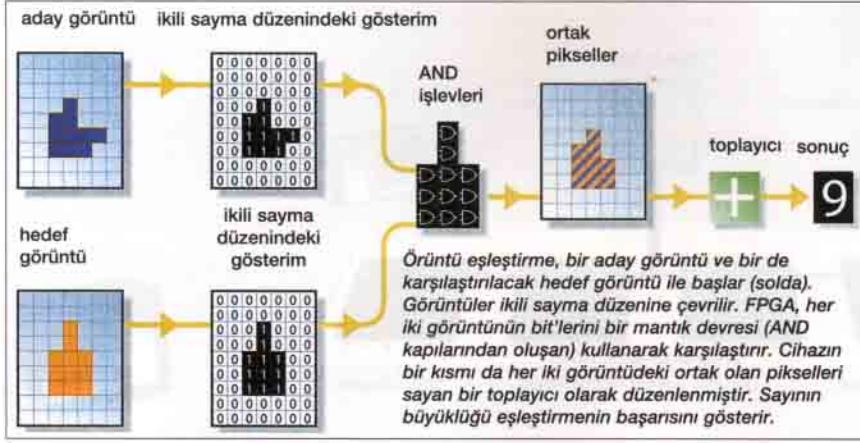
min karşılaştırmaları, saniyede birkaç trilyon işlem hızında yapması gerekmektedir. Çünkü gelen görüntüdeki tüm pikseller teker teker bütün kalıplardaki piksellerle karşılaştırılacaklardır.

Konuyla ilgili olarak, İleri Savunma Araştırma Projeleri Ajansı'nın (Defense Advanced Research Projects Agency - DARPA) desteğiyle, düzenlenebilir donanımın kullanıldığı bir tanıma sisteminin prototipi imal edildi.

Sıradaki her yeni kalıba göre kendisini ayarlayan bu sistem donanımda belirgin bir tasarruf sağlamıştır. Tipik bir kalıptaki piksellerden birçoğu eşleştirme sonuçlarına hiçbir katkıda bulunmadıkları için düzenlenebilir hesaplayıcı onları işlemlerin dışında tutar. Gözardı edilecek olan pikseller kalıptan kalıba değişiklikler gösterdiği için geleneksel yapıdaki bir sistem kendini benzer bir şekilde kolaylıkla düzenleyemez. Kalıplar arası benzerliklerden yararlanmak üzere yapılan donanım ayarlamalarıyla, düzenlenebilir makinenin esnekliğini kullanmada daha da ileri gidilebilir. Düzenlenebilir donanım bir dizi kalıbı paralel olarak işleyebilir. Bunun için kalıp dizisinde değeri aynı olan her piksel için yalnızca bir karşılaştırma birimi kullanılır. Örneğin sekiz farklı kalıp için tek bir piksel üzerinde çalışan sekiz ayrı donanım devresinin bulunması yerine, o piksel tek bir devrede incelenip elde edilen sonuç diğer yedi kalıba dağıtılabilir.

Son olarak, yine düzenlenebilir donanımın üstünlüklerinden yararlanan bir şifre sisteminin (yine DARPA tarafından finanse edilen) prototipi üretildi. Bir FPGA, 64 bit uzunluğundaki veri bloklarını şifrelemek için 56 bit uzunluğunda anahtarlar kullanan veri şifreleme





standardını (Data Encryption System-DES) uygular. Şifrelemede gizli bir mesajı şifrelemek ya da şifresini çözmek için kullanılan sayıya anahtar denir. DES şifreleme genellikle iki aşamada işler; altanahtar programlaması ve veri işleme. İlk aşamada, bir dizi permutasyon ve döndürme işlemi sonucunda 56 bit'lik şifre anahtarı 16 altanahtara dönüştürülür. Her bir altanahtar veriyi ayrı ayrı işler; bu işlemden elde edilen bir tam dizi ile 64 bitlik veri bloku şifrelenmiş ya da şifresi çözülmüş olur. Bilgisayar aynı anda birçok kullanıcının işini görüyorsa, kullanıcılar arasındaki her bir görüşmenin ayrı bir anahtar olmalıdır. Bu anahtarlar, farklı kullanıcılar için mesaj parçaları ulaştıkça şifreleme donanımı tarafından değiştirilecektir.

DES'in birçok uygulamasında, veri yolundan uzun bir veri bloğu geçerken şifreleme anahtarı sabit kalır. Örneğin, iki kişi emniyetli bir şebeke üzerinden bir iletişim kurduysa emniyetli bir şifreleme anahtarını bir kere değiştirirler ve sonra o anahtar, görüşme süresince şifrelemek ve şifre çözmek için altanahtarlar üretmekte kullanılır.

DES gibi bazı ASIC'ler tek bir şifreleme algoritmasını kullanacak şekilde tasarlanmıştır. Diğerleri ise, programlanabilir sayısal sinyal işlemcileri gibi birçok şifreleme algoritmasını yerine getirebilir.

Yazılım, düzenlenebilir bir yonga ile altanahtar değerlerini hemen hesaplayabilir ve veri işleme devresi de o özel altanahtarlar için optimize edilebilir. Bu yaklaşım, altanahtar programlama donanımının sistemden tamamen çıkartılmasına olanak tanır. Bu tasarruflar, DES algoritması için daha önceleri ihtiyaç duyulan 25 000 kapılı bir devre yerine 13 000 kapılı bir FPGA'da gerçekleştirilebilmesine izin verir. Şifreleme anahtarı-

nın değiştirilmesi gerektiğinde, kullanıcı hızlı bir şekilde özellikleri yeni anahtara göre düzenlenmiş bir devre belirtir ve FPGA'ya yükler.

Gerçekleştirilmiş olan hedef tanıma ve şifreleme prototipleri, bilgisayarların donanım özelliklerinin, çok çeşitli ve değişken olan bir dizi dış veriye göre düzenlenmesi durumunda müthiş bir esneklik kazandığının gösterilmesini sağlamıştır. Donanımın böyle bir biçim değiştirme yeteneği olması, sayısal iletişim, tasarım otomasyonu ve radarlar için sayısal filtreleme dahil birçok uygulama alanında yararlar sağlayabilecektir.

Düzenlenebilir Hesaplamanın Geleceği

Düzenlenebilir hesaplama hâlâ çok yeni bir alan. Her ne kadar Los Angeles'taki California Üniversitesi'nden Gerald Estrin düzenlenebilir hesaplama'yı 1960'ların sonunda öne sürdüysede ilk uygulamaları birkaç yıl öncesine kadar meydana çıkamamış. Halen 100 000 mantık elemanına ulaşmış olan FPGA'lar, bu tekniğin tüm olanaklarının kullanılmasına hâlâ yaklaşmış değil. Gelecekteki FPGA'lar çok daha büyük olacaklar. Diğer birçok entegre devrede olduğu gibi, bir FPGA üzerindeki elemanların sayısı da her 18 ayda bir yaklaşık ikiye katlanıyor ve 2000 yılından önce bir milyon mantık elemanı içeren FPGA'ların üretilmesi bekleniyor. Böyle yongaların, çok karmaşık iletişimler ve sinyal-işleme algoritmaları da dahil daha geniş çaplı uygulamaları olacak.

Akademik araştırmacılar ve üreticiler, düzenlenebilir hesaplamaların kabul edilmesini engelleyen birçok tasarım sınırlamalarını aşılıyorlar. Ancak bugünün

FPGA'larıyla her türden hesap etkin olarak gerçekleştirilemeyecek. Örüntü eşleştirme ve tamsayı aritmetiği gibi bit düzeyindeki işlemlerden oluşan algoritmalar için çok uygun olmalarına karşın, yüksek duyarlılıkta çarpım (high-precision multiplication) ya da kayan ayımlı (floating-point) hesaplamalar gibi sayısal işlemler için pek uygun değiller.

Mikroişlemciler ve sayısal sinyal yongalarında kullanılanlar gibi çarpıma özel devreler, FPGA'lardaki düzenlenebilir mantık devreleriyle oluşturulanlardan daha verimli çalışacak şekilde optimize edilebilirler. Ayrıca şu anda FPGA'ların, yaptıkları hesaplamaların orta büyüklükteki sonuçlarını saklamak için kullandıkları yonga-üzeri bellekleri çok küçük. Nitekim birçok düzenlenebilir hesaplama uygulamaları geniş dış bellek gerektiriyor. FPGA ile dış bellek arasındaki veri nakilleri, güç tüketimini arttırdığı gibi hesaplamaları da yavaşlatıyor.

Bununla birlikte araştırmacılar aritmetik işlem birimi, bellek ve diğer özel amaçlı devre blokları içeren FPGA'ları da geliştiriyorlar.

FPGA'lar, genel amaçlı hesaplamalar için kullanılan mikroişlemcilerin yerine kesinlikle geçmeyecekler. Ama düzenlenebilir hesaplama konusu, yüksek performanslı hesaplama sistemlerinin geliştirilmesinde muhtemelen büyük bir rol alacak. FPGA'ların hesaplama güçleri, girdilerine çok hızlı uyum sağlaması gereken algoritmaların bulunduğu uygulamalarda, kendilerini gösteriyor.

Programlanabilir işlemcilerle FPGA'lar arasındaki uzaklık da giderek azalacak. FPGA'ların gelecek kuşakları, günümüz mikroişlemcilerinin standart elemanlarından olan arttırılmış yerel bellek ve özel çarpma devreleri içerecek. Ayrıca donanımları, sınırlı miktarda FPGA'yı destekleyen mikroişlemciler de geliştiriliyor. Gerçekten, İnternet'e bağlı bilgisayarların gerektiğinde özel amaçlı yazılımları otomatik olarak yüklemeleri gibi geleceğin makineleri de ihtiyaç duyduklarında yeni donanım düzenlemeleri yükleyebilecekler. Günümüzden 10 yıl sonrasının hesaplama aletleri, 'yazılımla programlanabilir donanımın' ve 'donanımı düzenlenebilir mantığın' etkin bir birleşiminden oluşacak.

Villasenor J., Mangione-Smith W.H.
Scientific American, Haziran 1997.
Çeviri: Çağlar Sunay

geleceđi
bugüne taşımak...

